

HPC-310

取扱説明書

PC104 バスモジュール

絶縁型 24ch 無接点リレー出力
& 16ch デジタル入力ボード

有限会社 ハイデット

〒243-0432 神奈川県海老名市中央 3-4-22 908

TEL 046 (233) 3439

はじめに

このマニュアルは HPC-310 の概要等について説明しています。
ハードウェアの不具合に関しましてのサポートはいたしますが、RTOS を含めたソフト面のサポートは基本的にはしておりません。

【注意事項】

- (1) 本書の内容に関しては将来予告なしに変更することがあります。
- (2) 仕様範囲内において、使用部品、回路図など予告なく変更する場合があります。
- (3) 本書の一部または全部を無断で転載することは禁止いたします。
- (4) 本書の内容については万全を期して作成いたしました但、万一ご不審な点や誤り、記載もれなどお気づきの点がございましたら、当社技術部にご遠慮なくお申しつけください。

【本ボードご使用上の注意事項】

- (1) 本ボードは、静電気および衝撃などに十分注意して慎重にお取扱ください。
- (2) 外部入出力電圧、電流は、定格値を越えないよう注意してください。
- (3) コネクタの向き、ピン番号の誤りに注意してください。
- (4) 本ボードの改造及び、その使用にともなった弊害につきましては、当社は一切の責任を負いかねます。
- (5) 人体に危害を与えたりする恐れのある用途や高い信頼性が要求される用途には使用しないでください。

【凡例】

- (1) 不定数値の表記は、x で表してます。
- (2) 数字の表記で 16 進数は、xxxxh で表してます。
- (3) ローアクティブの信号は、信号名の前に小文字の n をつけてます。
- (4) 入出力記号は、I=入力、O=出力、I/O=入出力を表してます。

目 次

目 次.....	i
1 概要.....	1
2 仕様.....	1
3 ブロック図.....	2
4 外形図.....	3
5 I/O アドレス一覧	4
6 インターフェース	5
6.1 外部インターフェース	5
6.2 PC104bus インターフェース.....	7
8 割込み機能.....	8
9 コントロール/ステータス・レジスタ	9
11 設定.....	12
11.1 スイッチおよびジャンパの設定	12
11.1.1 スイッチおよびジャンパ設定の詳細	12

1 概要

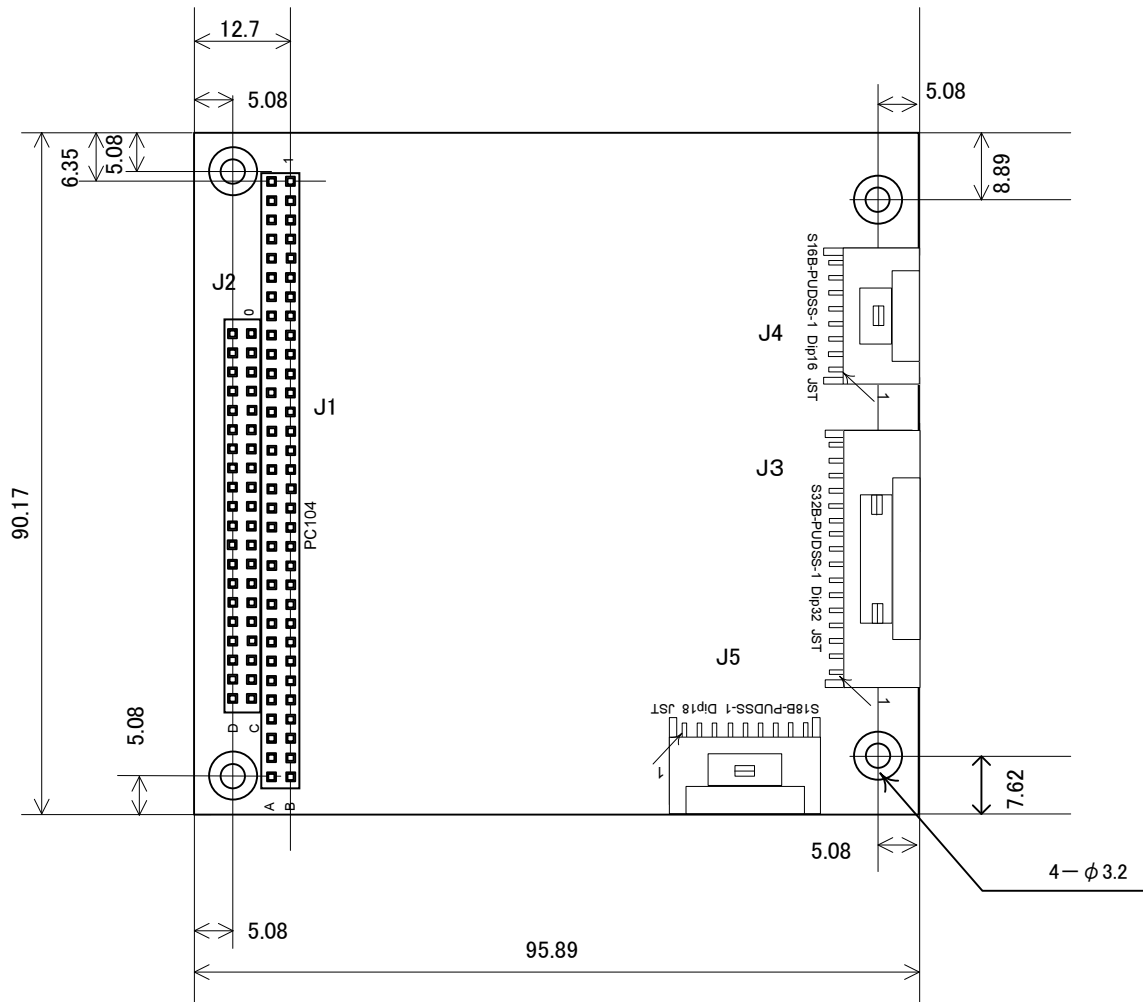
絶縁型 24ch 無接点リレー出力および 16ch のアイソレーションされたデジタル入力ポートを備えた I/O ボードです。リレーの負荷電流は、高容量のものを採用し、状態表示のように LED を搭載しています。

PC104 バス側とは、フォトカプラで絶縁され、出力と入力で別々に専用のロック付きコネクタを用意しています。

2 仕様

項目		内容	測定条件
リレー 出力	リレー	AQZ202 (Panasonic)	
	負荷タイプ	AC/DC (極性がない)	
	連続負荷電流	3A (絶対最大定格)	$V_L=24V$
	チャンネル数	24ch 無接点出力	
	出力 オン抵抗	0.11~0.18Ω	$I_F=10mA$ 、 通電時間 1s 以内
	動作時間	5.64~10ms	$I_F=5mA$ 、 $I_L=100mA$ 、 $V_L=10V$
	復帰時間	0.22~3.0ms	$I_F=5mA$ 、 $I_L=100mA$ 、 $V_L=10V$
	入出力間 絶縁抵抗	1000MΩ (min)	DC500V
	状態表示	LED 24 個	
デジタル 入力	入力数	アイソレーションデジタル入力 16ch (外部接続 12V=4.6mA, 24V=9.5mA)	
	応答速度	120μs (typ)	
	外部使用電源	+12V or +24V 電源の使用が可能	
	状態表示	LED 16 個	
標準バス		PC104 bus 準拠 (8bit I/O 空間)	
絶縁		PC-104bus と外部回路のアイソレーション	
電源		5V 1A (MAX)	
動作環境		温度 0~50℃、湿度 35%~85% (無結露)	
外形寸法		96mm × 90mm	
環境対応		RoHS	

4 外形図



単位 : mm

5 I/O アドレス一覧

本基板のコントロールレジスタは PC104bus の I/O 空間に配置され、そのアドレス一覧表を下記に示します。

PC104bus I/O Space

I/O アドレス	サイズ (byte)	定義	R/W	転送 アクリッジ	バス幅
xxx0h	1	Relay OUT Register 7-0	R/W	—	8
xxx1h	1	Relay OUT Register 15-8	R/W	—	8
xxx2h	1	Relay OUT Register 24-16	R/W	—	8
xxx3h	1	Digital Input Register 7-0	R	—	8
xxx4h	1	Digital Input Register 15-8	R	—	8
xxx5h	1	Interrupt Mask Register	R/W	—	8
xxx6h	1	Interrupt Status Register	R/W	—	8
xxxFh	1	CPLD Version Register	R	—	8

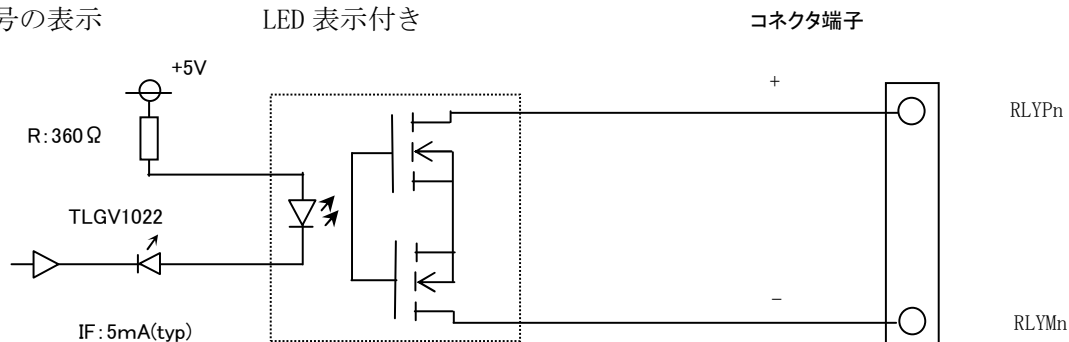
※ xxx はスイッチで設定されます。

6 インターフェース

6.1 外部インターフェース

1) PhotoMOS リレー出力

- ・チャンネル数 24ch
- ・出力タイプ 無接点リレー出力
- ・絶縁耐圧 24V max
- ・負荷電流 3A max (絶対最大定格)
- ・出力信号の表示 LED 表示付き



- ※ 負荷電流値は、絶対最大定格値を記述していますが、実際に使用する場合、連続負荷電流値としてはディレーティングも考慮し 1.5A 以下で使用することを推奨します。
- ※ 誘導性負荷を外部に接続する場合は、サージ電圧が発生しますので、外部でクランプダイオードやスナバ回路など接続して、対策されるようお願いします。

下記にコネクタのピンアサインを示します。

J3

コネクタ : S32B-PUDSS-1 (JST 社)

ピン No	出力リレー	ピン No	出力リレー
1	RLYP0	2	RLYM0
3	RLYP1	4	RLYM1
5	RLYP2	6	RLYM2
7	RLYP3	8	RLYM3
9	RLYP4	10	RLYM4
11	RLYP5	12	RLYM5
13	RLYP6	14	RLYM6
15	RLYP7	16	RLYM7
17	RLYP8	18	RLYM8
19	RLYP9	20	RLYM9
21	RLYP10	22	RLYM10
23	RLYP11	24	RLYM11
25	RLYP12	26	RLYM12
27	RLYP13	28	RLYM13
29	RLYP14	30	RLYM14
31	RLYP15	32	RLYM15

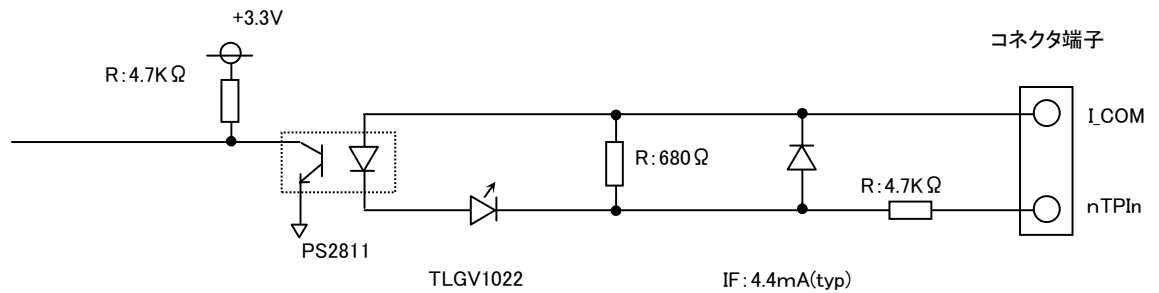
J4

コネクタ : S16B-PUDSS-1 (JST 社)

ピン No	出力リレー	ピン No	出力リレー
1	RLYP16	2	RLYM16
3	RLYP17	4	RLYM17
5	RLYP18	6	RLYM18
7	RLYP19	8	RLYM19
9	RLYP20	10	RLYM20
11	RLYP21	12	RLYM21
13	RLYP22	14	RLYM22
15	RLYP23	16	RLYM23

2) フォトアイソレーション入力

- ・チャンネル数 16ch
- ・入力 シンク型出力に対応
- ・絶縁耐圧 24V max
- ・ドライブ電流 5mA max
- ・入力信号の表示 LED 表示付き



下記にコネクタのピンアサインを示します。
コネクタは、S18B-PUDSS-1 (JST 社) を 1 個使用。

J5 (Photo IN)

コネクタ : S18B-PUDSS-1 (JST 社)

ピン No	デジタル入力	ピン No	デジタル入力
1	nTPI0	2	nTPI1
3	nTPI2	4	nTPI3
5	nTPI4	6	nTPI5
7	nTPI6	8	nTPI7
9	nTPI8	10	nTPI9
11	nTPI10	12	nTPI11
13	nTPI12	14	nTPI13
15	nTPI14	16	nTPI15
17	I__COM	18	I__COM

6.2 PC104bus インターフェース

本モジュールのシステムバスは PC104bus Ver. 2.5 に準拠しています。
本モジュールは、PC104bus インターフェースの I/O 空間に配置し、アドレスバス (SA0～15) の 16bit、データバス (SD0～7) の 8bit でアクセスされます。

PC104bus 側への割込みは IRQ3, IRQ4, IRQ5, IRQ6, IRQ7 が使用可能でジャンパーにより、どれか一つを選択します。

● PC104bus コネクタ

PC104 のコネクタ 64 極、40 極のコネクタを設けています。

コネクタのピンアサインは以下のとおりです。

40 極のコネクタは、実装が可能ですが本 I/O ボードでは未実装です。

J1				
Pin	A		B	
1	IOCHOK*	N. C.	GND	
2	D7		RSTDRV	
3	D6		+5V	
4	D5		IRQ9	N. C.
5	D4		-5V	N. C.
6	D3		DRQ2	N. C.
7	D2		-12V	N. C.
8	D1		ENDXFR*	N. C.
9	D0		+12V	N. C.
10	IOCHRDY		GND/KEY	N. C.
11	AEN		SMEMW*	N. C.
12	A19	N. C.	SMEMR*	N. C.
13	A18	N. C.	IOW*	
14	A17	N. C.	IOR*	
15	A16	N. C.	DACK3*	N. C.
16	A15		DRQ3	N. C.
17	A14		DACK1*	N. C.
18	A13		DRQ1	N. C.
19	A12		REFRESH*	N. C.
20	A11		SYSCLK	8MHz
21	A10		IRQ7	
22	A9		IRQ6	
23	A8		IRQ5	
24	A7		IRQ4	
25	A6		IRQ3	
26	A5		DACK2*	N. C.
27	A4		TC	N. C.
28	A3		BALE	N. C.
29	A2		+5V	
30	A1		OSC	N. C.
31	A0		GND	
32	GND		GND	

※ N. C は本 I/O ボードでは未接続。

J2				
Pin	D		C	
0	GND		GND	
1	MEMCS16*	N. C.	SBHE*	N. C.
2	IOCS16*	N. C.	LA23	N. C.
3	IRQ10	N. C.	LA22	N. C.
4	IRQ11	N. C.	LS21	N. C.
5	IRQ12	N. C.	LS20	N. C.
6	IRQ15	N. C.	LS19	N. C.
7	IRQ14	N. C.	LA18	N. C.
8	DACK0*	N. C.	LA17	N. C.
9	DRQ0	N. C.	MEMR*	N. C.
10	DACK5*	N. C.	MEMW*	N. C.
11	DRQ5	N. C.	SD8	N. C.
12	DACK6*	N. C.	SD9	N. C.
13	DRQ6	N. C.	SD10	N. C.
14	DACK7*	N. C.	SD11	N. C.
15	DRQ7	N. C.	SD12	N. C.
16	+5V		SD13	N. C.
17	MASTER*	N. C.	SD14	N. C.
18	GND		SD15	N. C.
19	GND		GND/KEY	N. C.

8 割込み機能

ボードの割込み発生要因。

8ch (ch15-ch8) のデジタル入力のみ、割り込みの指定が可能です。割込みは外部入力が H→L のエッジ入力により発生します。

※ PC104bus への割込みレベルはジャンパーで選択。

9 コントロール/ステータス・レジスタ

Relay OUT Register 7-0

	D7	D6	D5	D4	D3	D2	D1	D0
XXX0h	RLY7	RLY6	RLY5	RLY4	RLY3	RLY2	RLY1	RLY0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

RLY7～0 Relay 出力の ch7～ch0。

1 : 接点は ON

0 : 接点は OFF

Relay OUT Register 15-8

	D7	D6	D5	D4	D3	D2	D1	D0
XXX1h	RLY15	RLY14	RLY13	RLY12	RLY11	RLY10	RLY9	RLY8
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

RLY 15～8 Relay 出力の ch15～ch8

1 : 接点は ON

0 : 接点は OFF

Relay OUT Register 7-0

	D7	D6	D5	D4	D3	D2	D1	D0
XXX2h	RLY23	RLY22	RLY21	RLY20	RLY19	RLY18	RLY17	RLY16
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

RLY23～16 Relay 出力の ch23～ch16

1 : 接点は ON

0 : 接点は OFF

※ xxx はスイッチで設定されます。

Digital Input Register 7-0

フォトアイソレーションデジタル入力 7-0ch

	D7	D6	D5	D4	D3	D2	D1	D0
XXX3h	TPI7	TPI6	TPI5	TPI4	TPI3	TPI2	TPI1	TPI0
	R	R	R	R	R	R	R	R

TPI7-TPI0 デジタル入力 ch7-ch0 の状態表示。

- 0 : 外部入力信号が HIGH 入力。
1 : 外部入力信号が LOW 入力。

※ インターフェースに LOW が入力されるとレジスタに 1 が読込まれます。

Digital Input Register 15-7

フォトアイソレーションデジタル入力 15-8ch

	D7	D6	D5	D4	D3	D2	D1	D0
XXX4h	TPI15	TPI14	TPI13	TPI12	TPI11	TPI10	TPI9	TPI8
	R	R	R	R	R	R	R	R

TPI15-TPI8 デジタル入力 ch15-ch8 の状態表示。

- 0 : 外部入力信号が HIGH 入力。
1 : 外部入力信号が LOW 入力。

※ インターフェースに LOW が入力されるとレジスタに 1 が読込まれます。

Interrupt Mask Register

デジタル入力チャンネル ch15-ch8 (TPI15-TPI8) 入力は、割込みを発生させることが可能で、チャンネルごとに割込みマスクビットが用意されています。

	D7	D6	D5	D4	D3	D2	D1	D0
XXX5h	chIM15	chIM14	chIM13	chIM12	chIM11	chIM10	chIM9	chIM8
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

chIM15-chIM8 デジタル入力チャンネル ch15-ch8 (nTPI15-nTPI8) に対応したマスクビット。

- 0 : 割込みをマスク
1 : 割込みイネーブル

Interrupt Status Register

割込みの状態表示のレジスタ

	D7	D6	D5	D4	D3	D2	D1	D0
XXX6h	IT15	IT14	IT13	IT12	IT11	IT10	IT9	IT8
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

IT15-IT8 デジタル入力チャンネル ch15-ch8 (TPI15-TPI8) に対応した割込み発生状態表示。

0 : 割込みは未発生。

1 : 割込みが発生。

※ 指定ビットを“1”にして書込むことにより割込み状態表示はリセットされます。

CPLD Version Register

CPLD のバージョンレジスタが用意されています。

	D7	D6	D5	D4	D3	D2	D1	D0
XXXFh	Ver7	Ver6	Ver5	Ver4	Ver3	Ver2	Ver1	Ver0
	R	R	R	R	R	R	R	R

CPLD バージョンデータの Ver7-0 値は、製造時に決定されます。最初は 00 (HEX) に設定されています。

11 設定

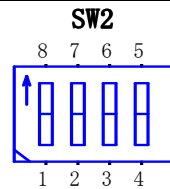
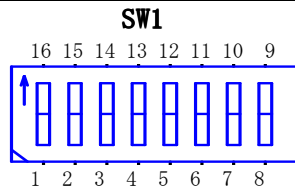
11.1 スイッチおよびジャンパの設定

11.1.1 スイッチおよびジャンパ設定の詳細

● PC104 ボードの I/O アドレスの設定

ベース I/O アドレスは SW1、SW2 で設定します。このスイッチは ON で “0” OFF で “1” になります。

SA アドレス	SA15	SA14	SA13	SA12	SA11	SA10	SA9	SA8	SA7	SA6	SA5	SA4
SW1 番号	1	2	3	4	5	6	7	8				
SW2 番号									1	2	3	4



● PC104 ボード割込み設定

JP1 SIRQ 9 7 6 5 4 3	ジャンパ設定	設定内容
11 9 7 5 3 1 ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ 12 10 8 6 4 2	1-2 ショート	SIRQ3
	3-4 ショート	SIRQ4
	5-6 ショート	SIRQ5
	7-8 ショート	SIRQ6
	9-10 ショート	SIRQ7
	11-12 ショート	SIRQ9

※  印は、出荷設定。

※ 割込みレベルは、1 個設定する。

● JP2 は CPLD リザーブ端子の設定

このジャンパーは、CPLD のリザーブ端子で、一般ユーザーの使用は不可。

● JP3 は JPEG 端子

ALTERA 用デバイスの書込み端子。一般ユーザーの使用は不可。